

3 Elektronische Verknüpfungsglieder

Aufgabe 27: RTL–NICHT–Glieder

- A.27.1: Skizzieren Sie die Schaltung eines NICHT–Schaltgliedes, das mit einem NPN–Transistor und Widerständen aufgebaut ist (Resistor–Transistor–Logic) !
- A.27.2: Dimensionieren Sie diese Schaltung so, dass sich bei einer Eingangsspannung $U_E = 5\text{ V}$ ein Strom $I_E = 1\text{ mA}$ und eine Ausgangsspannung $U_A = 0,5\text{ V}$ einstellt !
Verwenden Sie zur Lösung dieser Aufgabe das Ausgangskennlinienfeld aus Abb. A27.1.

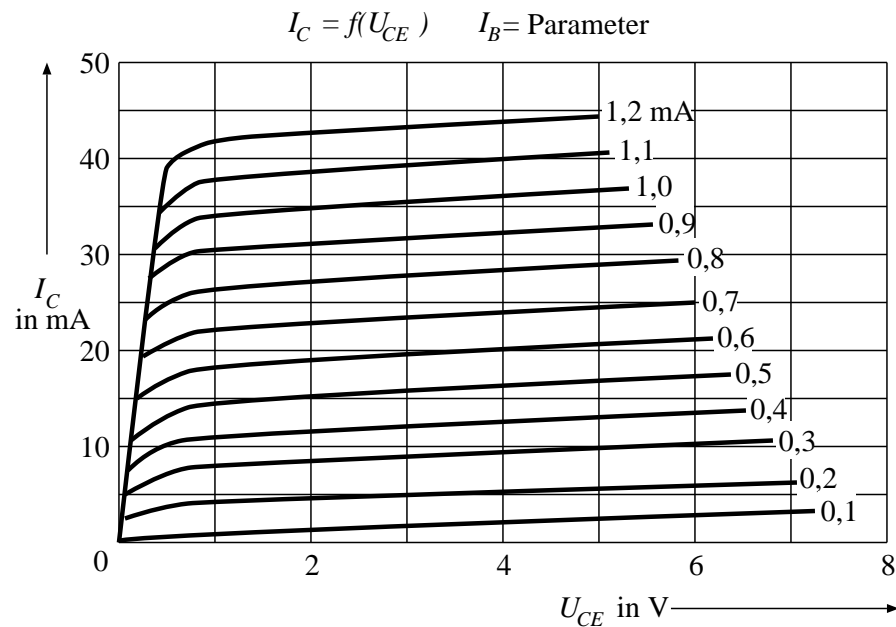


Abb. A27.1: Ausgangskennlinienfeld eines NPN–Transistors

Aufgabe 28: TTL–Glieder

Vorweg sollen zwei besondere Schaltungstechniken erläutert werden.

Darlington–Schaltung

Eine Darlington–Schaltung ist eine Verstärkerschaltung aus zwei Bipolartransistoren, mit der eine hohe Stromverstärkung erreicht wird (Abb. A28.1).

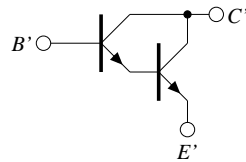


Abb. A28.1: Die Darlington–Schaltung

Die Gesamtstromverstärkung entspricht etwa dem Produkt der Einzelstromverstärkungen:

$$B \approx B_1 \cdot B_2$$

Die Schaltung aus den zwei Transistoren T_1 und T_2 kann als ein Transistor mit den Anschlüssen E' , B' und C' betrachtet werden.

Wired–Verknüpfungen

Wenn die Ausgänge von zwei (oder mehr) Verknüpfungsgliedern galvanisch (leitend) verbunden werden, dann entsteht eine Verknüpfung, die je nach dem inneren Schaltungsaufbau einem UND– oder ODER–Glied entspricht.

Hat ein Ausgang H–Pegel und der andere L–Pegel (Abb. A28.2), dann ist der Zustand des Verbindungspunktes zunächst unbestimmt.

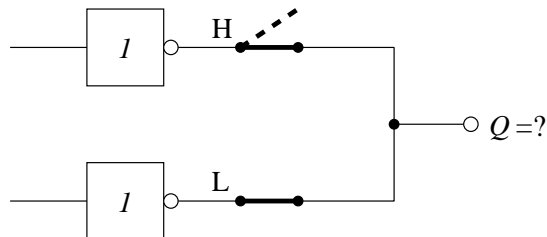


Abb. A28.2: Eine Wired–Verknüpfung zweier Schaltglieder

Es wird folgende Pegelzuordnung (positive Logik) angenommen:

$$\begin{aligned} \text{L–Pegel} &\hat{=} 0 \text{ V (Masse)} \\ \text{H–Pegel} &\hat{=} \text{Betriebsspannung (z.B. 5 V)} \end{aligned}$$

Ist der Ausgang, der L–Pegel führt, niederohmig gegen Masse, dann wird auch der Ausgang mit H–Pegel auf L–Pegel gezogen. Q kann nur dann H–Pegel annehmen, wenn

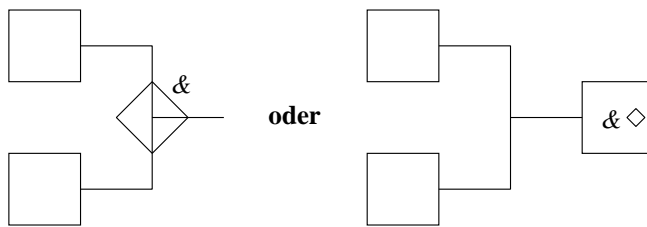


Abb. A28.3: Wired-AND Verknüpfung

beide Ausgänge H-Pegel führen. Durch die galvanische Verbindung entsteht eine UND-Verknüpfung (Wired-AND), bei positiver Logik (Abb. A28.3).

Ist der Ausgang, der H-Pegel führt, niederohmig gegen die Betriebsspannung, kann der L-Pegel führende Ausgang auf H-Pegel gehoben werden. Der Punkt Q hat H-Pegel, wenn ein Ausgang H-Pegel hat. Durch die galvanische Verbindung entsteht bei positiver Logik eine ODER-Verknüpfung (Wired-OR, Abb. A28.4).

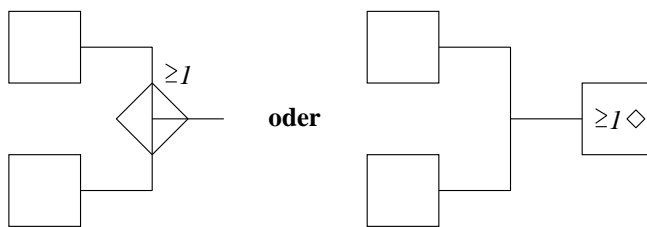


Abb. A28.4: Wired-OR Verknüpfung

Gegeben sind nun die drei TTL-Schaltkreise der Abb. A28.5–A28.7, wobei nur die Schaltung von jeweils einem Verknüpfungsglied gezeigt wird.

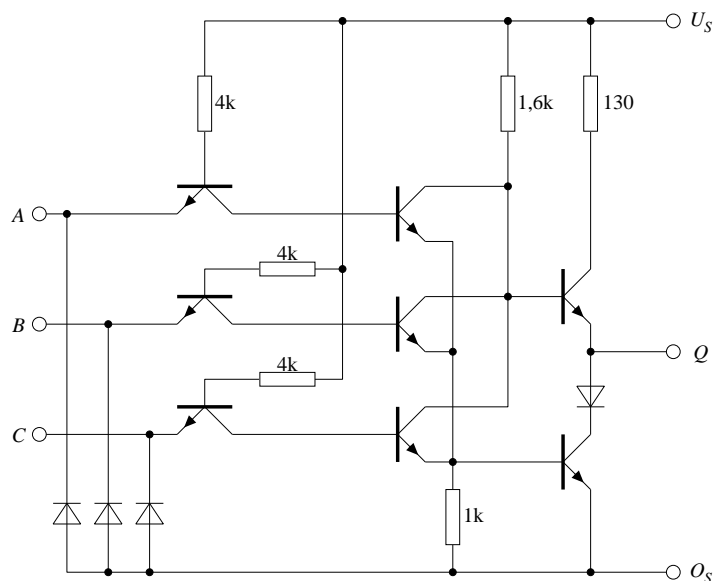


Abb. A28.5: Schaltbild eines Verknüpfungsgliedes des TTL-Bausteines IC7427

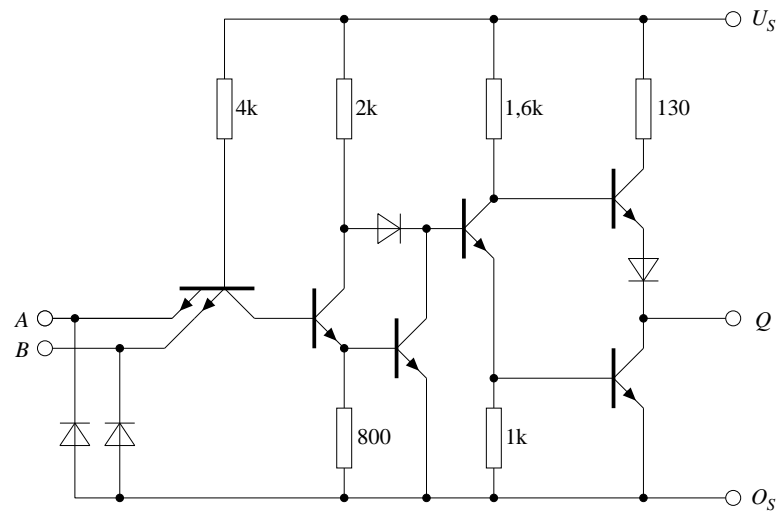


Abb. A28.6: Schaltbild eines Verknüpfungsgliedes des TTL-Bausteines IC7408

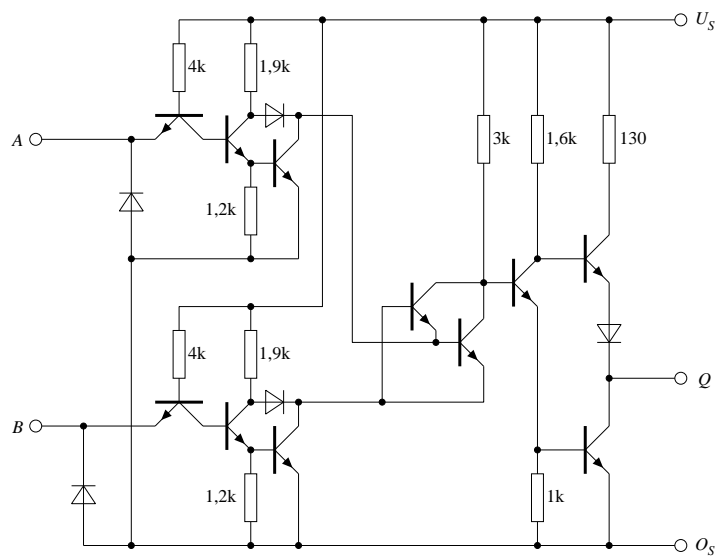


Abb. A28.7: Schaltbild eines Verknüpfungsgliedes des TTL-Bausteines IC7486

Bestimmen Sie die Boolesche Verknüpfung, die diese Schaltkreise in positiver Logik realisieren.

Hinweis: Beachten Sie die Beschreibung des Standard TTL-Schaltkreises im Lehrbuch.

Lösung auf Seite 111

Aufgabe 29: Signalübergangszeiten eines CMOS-NICHT-Gliedes

A.29.1: Skizzieren Sie die Schaltung eines NICHT-Schaltgliedes (Inverter), das in CMOS-Technologie aufgebaut ist !

- A.29.2: Der Ausgang sei mit einem parallelgeschalteten Kondensator (Leitungen, nachfolgende Schaltglieder) belastet. Die Kapazität C_L betrage 150 pF. Der Kanalwiderstand des PMOS-Transistors ist $R_P = 500 \Omega$, der des NMOS-Transistors ist $R_N = 200 \Omega$. Berechnen Sie die Signalübergangszeit t_{HL} ($U_A = 90\%U_B \rightarrow U_A = 10\%U_B$, $U_B = \text{Betriebsspannung}$) !
- A.29.3: Berechnen Sie die Signalübergangszeit t_{LH} ($U_A = 10\%U_B \rightarrow U_A = 90\%U_B$) !

Lösung auf Seite 115

Aufgabe 30: CMOS-NOR-Glied

Skizzieren Sie die Schaltung eines C-MOS-Schaltgliedes mit zwei Eingängen, das bei positiver Logik eine NOR-Verknüpfung erzeugt, und erklären Sie die Arbeitsweise dieser Schaltung.

Lösung auf Seite 118

Technische Informatik

Übungsbuch zur Technischen Informatik 1 und 2

Schiffmann, W.; Schmitz, R.; Weiland, J.

2004, X, 279 S. 236 Abb., Softcover

ISBN: 978-3-540-20793-1