

Dynamisch rekonfigurierbare Steuerungssysteme

Universität-GH Siegen, FB12 Technische Informatik, 57068 Siegen

E-mail: {lang | quibeldey | wojtkowiak}@ti.et-inf.uni-siegen.de

Redesigns komplexer Steuerungssysteme sind prinzipiell unvermeidbar, denn innovative Entwürfe folgen dem Prinzip von Versuch und Irrtum; Redesigns sind jedoch kostspielig und zeitaufwendig, wenn maskenprogrammierbare Schaltungen eingesetzt werden. Feldprogrammierbare Schaltungen (Sammelkürzel: FPD – Field Programmable Device)

schaffen hier Abhilfe: Sie sind das Hardware-Pendant zum ausführbaren Code eines Mikroprozessors.

Bild 1 zeigt den Trend im FPGA-Einsatz: (a) vom TTL-Ersatz (Glue Logic) über (b) dedizierte I/O-Prozessoren und Von-Neumann-Coprozessoren zum speicherorientierten System ohne Schaltungsfixierung (c).

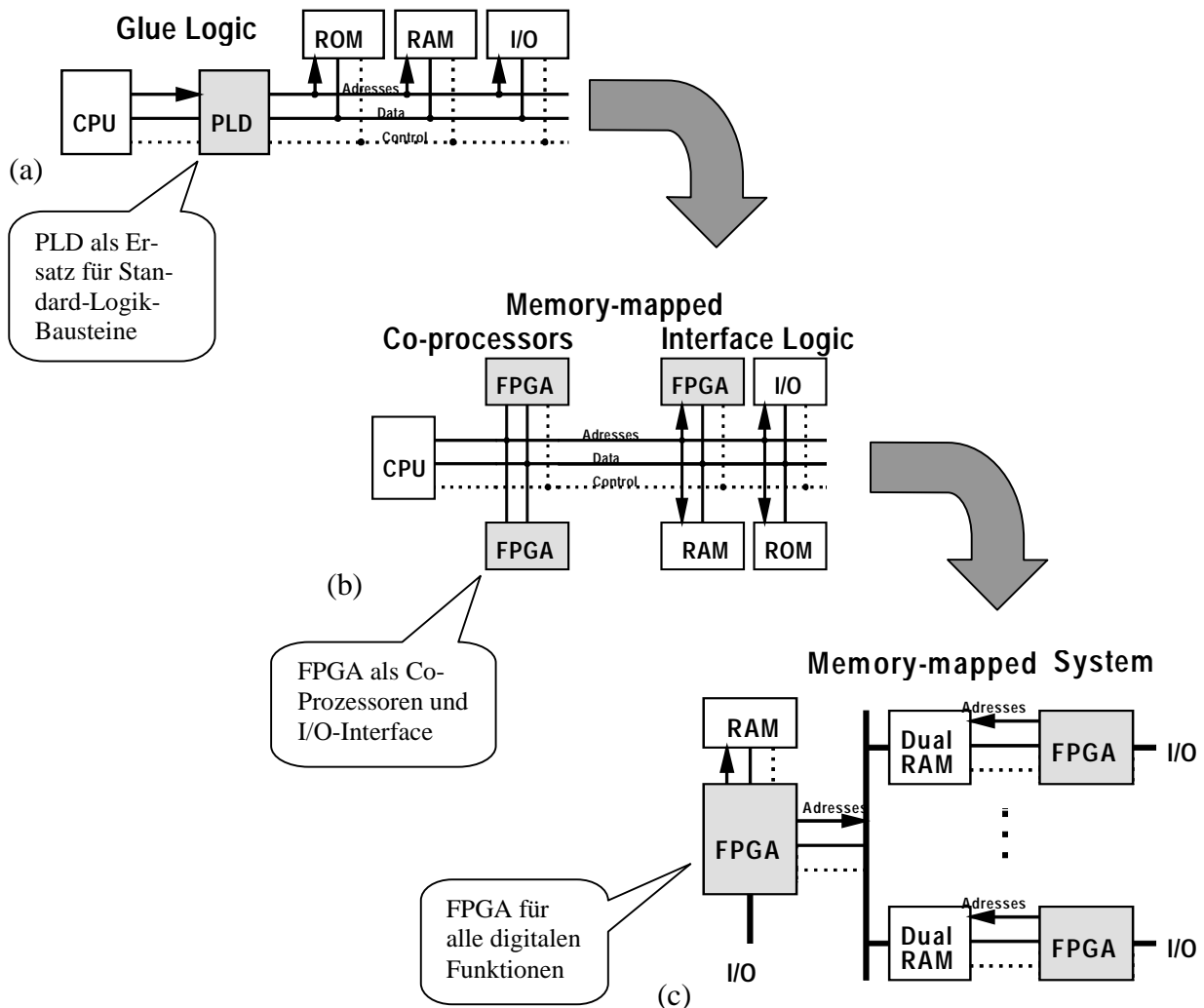


Bild 1: Vom einfachen PLD zum feldprogrammierbaren, speicherorientierten System

Kommen weitere feldprogrammierbare Hardware-Strukturen hinzu, wie Analogschaltungen (EPAC) und Verbindungselemente (FPID), so steht ein durchgängig feldprogrammierbares Zielmedium zur Verfügung. Flexibles Entwerfen ist dann von der Systemebene bis zur Implementierung in Hardware möglich: *Rapid Prototyping* analog zum Software-Entwurf. Komplexe FPD ermöglichen weit mehr als wiederprogrammierbare Hardware: Das feldprogrammierbare elektronische System vereint die Laufzeiteffizienz der Hardware mit der Gestal-

tungsflexibilität der Software. Umbau oder Umrüstung aufgrund geänderter Kundenanforderungen sind passé; Änderungen an der Schaltung dieser Systeme erfolgen nach der Auslieferung *online* beim Kunden – nur per Software.

Prototypen sind innerhalb kurzer Zeit verfügbar, da ein bereits bestehendes dynamisch rekonfigurierbares Steuerungssystem per Software für die spezielle Anwendung konfiguriert werden kann.

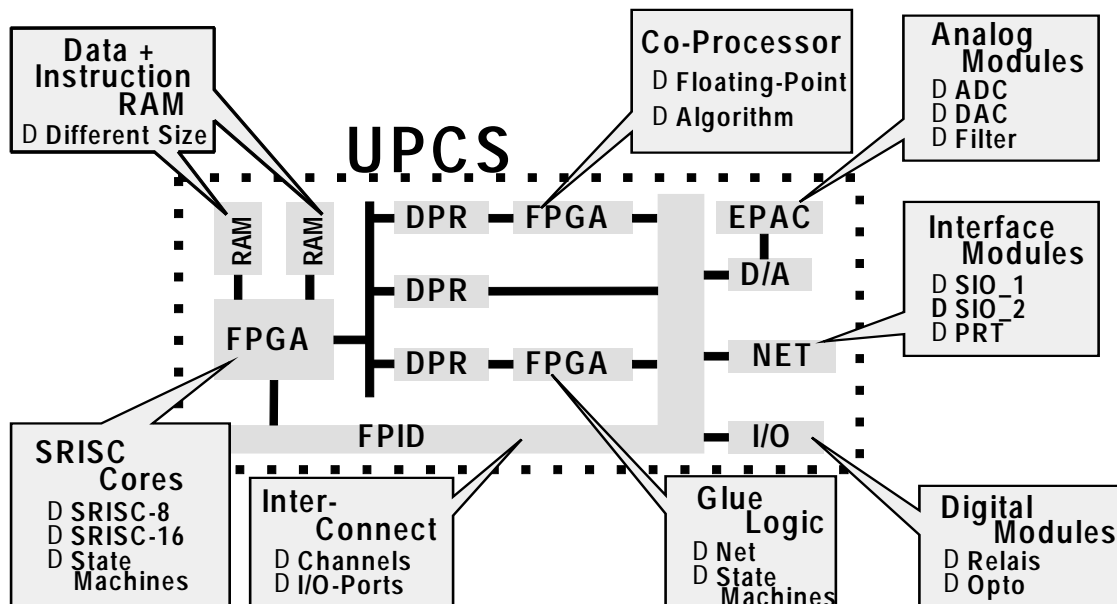


Bild 2: Blockstruktur eines dynamisch rekonfigurierbaren Steuerungssystems

Der linke Teil des obigen Bildes zeigt die Speicherelemente (RAM) und einen komplexen FPGA-Baustein zur Realisierung des Steuerungsprozessors. Rechts daneben ist die mit Hilfe von *Dual-Ported* RAMs (DPR) realisierte Kommunikationsstruktur zu den anderen FPGA-Bausteinen, die je nach Einsatz der Steuerung unterschiedliche Funktionen beinhalten. Den Rest bilden die variablen

Verbindungskanäle (FPID) zwischen den einzelnen Funktionseinheiten, die Module auf der rechten Seite des Bildes zur Anbindung von Sensoren und Aktoren aus dem analogen oder digitalen Bereich und die Kommunikationsschnittstellen (SIO_1 etc.). Die Blockstruktur dieser feldprogrammierbaren Steuerung wird noch um spezielle Aufbautechniken ergänzt.

Realisierung als Multichip-Modul (MCM)

Die am schwierigsten zu erfüllenden Randbedingungen industrieller Steuerungssysteme sind mechanische Robustheit, geringe Kosten und hohe Flexibilität. Die Forderung

nach Flexibilität wird erfüllt durch den oben vorgestellten Aufbau aus feldprogrammierbaren Bausteinen. Zur Reduzierung der Kosten und der Erreichung von bisher nicht

bekannter Robustheit einer solchen Steuerung werden hier neue Wege in Aufbau und Montage besprochen: Die Reduzierung der Kosten ist zum Beispiel zu erreichen, indem die Assemblierung des verwendeten Siliziums entfällt; die feldprogrammierbaren Bausteine werden als ungehäute Chips direkt in kostengünstige Substrate (gängiges Leiterplattenmaterial) eingelassen und chemisch kontaktiert. Die dabei entstehenden Leiterplatten-Module werden je nach geforderter Komplexität der Funktionen gestapelt und ebenfalls kontaktiert.

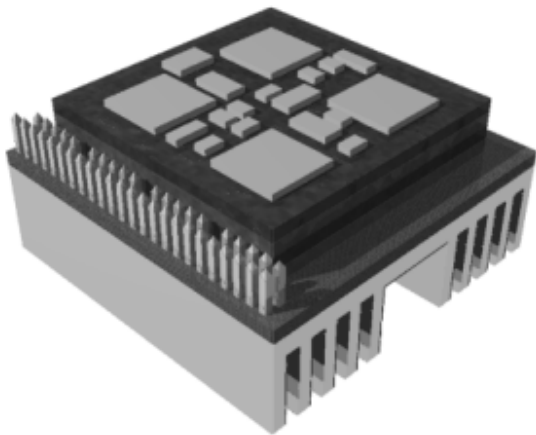


Bild 3: 3D-Modell eines UPCS

Die Schichtung (von unten nach oben) des im obigen Bild gezeigten 3D-Modells eines UPCS (User Programmable Control System) besteht aus einem Kühlkörper zur Ableitung der Wärme und zur mechanischen Stabilität des ganzen Aufbaus und einer Trägerplatte aus Leiterplattenmaterial mit darin eingelassenen Kontaktstiften zur Verbindung der Steuerung mit der Außenwelt. In dieser Ebene sind auch die Chips mit der größten Wärmeentwicklung platziert, da hier der Wärmewiderstand zum Kühlkörper am geringsten ist. In den weiteren Leiterplatten sind die restlichen zum Konzept der Steuerung gehörenden FPD-Chips integriert. Auf der obersten Leiterplatte besteht zusätzlich die Möglichkeit, handelsübliche SMD-Bausteine zu montieren.

Die Erstinvestition zur Herstellung von Multichip-Substraten besteht in der Regel aus der Anschaffung der kompletten Ferti-

gungslinie für die gewählte Technologie. Wird zur Herstellung der Substrate die Technologie von strukturierten Leiterplatten verwendet, so ist die Erstinvestition in größeren Betrieben meist schon gegeben. Ebenso sind die charakteristischen Risiken der Prozessschritte bekannt. Zusammengefaßt hat das hier vorgeschlagene Verfahren zum Aufbau von dynamisch rekonfigurierbaren Steuerungssystemen als Multichip-Modul folgende Merkmale:

- **FR4-Leiterplattenmaterial als Substrat**

Als Substratmaterial wird Epoxidharz-Glashartgewebe, sogenanntes FR4, verwendet [3]. Die Vorteile dieses Materials liegen in der hohen mechanischen Festigkeit, der guten Dimensionsstabilität und der niedrigen elektrischen Verluste selbst unter ungünstigen Bedingungen.

- **Einlassen der Chips ins Substrat**

In das FR4-Substrat werden rechteckige Senken, entsprechend den einzelnen Chipdicken, gefräst. Danach werden die Chips in die gefrästen Senken eingeklebt. Der Vorteil des Verfahrens besteht in der planen Oberfläche (ebene Platte), die ein chemisches Kontaktieren der Pads bei der anschließenden Strukturierung ermöglicht.

- **Strukturieren des Substrats**

Die Herstellung der Signalwege auf dem Substrat erfolgt mit UV-strukturiertem Kunststofflaminat und Kupferleiterbahnen. Die komplette Verdrahtung der ins Substrat eingelassenen Chips erfolgt durch den mehrlagigen Aufbau aus unterschiedlich strukturierten Laminaten, Durchkontaktierungen und Leiterbahnen.

- **Schichten der Substrate zu Paketen**

Der modulare Aufbau von komplexen Steuerungssystemen erzwingt Substrate mit unterschiedlichen Funktionen, im wesentlichen vorgegeben durch die verwendeten Chips und deren Verbindun-

gen. Funktional verschiedene Substrate werden je nach geforderter Gesamtfunktion des Steuerungssystems zu einem Paket zusammengefaßt (Plattenbauweise).

Die Verfahrensdetails sind in [3] beschrieben, es wird dort auch der aktuelle Stand der Arbeiten zu den einzelnen Merkmalen dargestellt und erläutert. Ein wichtiger Schritt

bei der Herstellung von FR4-Multichip-Modulen ist die direkte Kontaktierung der Chips mit Hilfe modifizierter Prozesse der Leiterplattenherstellung. Das hier vorgestellte Steuerungssystem auf der Basis von Multichip-Modulen mit FR4-Substraten ist Gegenstand der Forschung und Entwicklung in unserer Fachgruppe.

Abkürzungen

ADC	Analog Digital Converter	I/O	Input/Output Device
CPU	Central Processing Unit	MCM	Multichip-Modul
DAC	Digital Analog Converter	PLD	Programmable Logic Device
DPR	Dual Ported RAM	PRT	Parallel Port (Printer)
EPAC	Electrical Programmable Analog Circuit	SIO	Serial Input/Output Device
FPD	Field Programmable Device	SMD	Surface Mounted Device
FPGA	Field Programmable Gate Array	SRISC	Specialized Reduced Instruction Set Computer
FPID	Field Programmable Interconnect Device	TTL	Transistor-Transistor-Logic
FR4	Fiber Rigid #4	UPCS	User Programmable Control System

Literatur

- [1] Klose, Bernd; Lang, Walter; Stocksiefen, Frank; Wieland, Andreas:
Anwender-programmierbare Steuerungssysteme.
2. GI/ITG-Workshop Anwenderprogrammierbare Schaltungen, Karlsruhe, FZI-Publikation, Feb. 1995.
- [2] Lang, Walter; Quibeldey-Cirkel, Klaus; Wojtkowiak, Hans:
7 Leitbilder für die Lehre des Systementwurfs: ein Studienmodell der Informatik-Systemtechnik.
In: Tagungsband zum 7. E.I.S.-Workshop an der TU Chemnitz-Zwickau, 1995.
- [3] Klose, Bernd:
MCM-HDI: *High-Density-Interconnect*-Multichip-Module auf der Basis von FR4-Material.
In: Tagungsband zur 3. SICAN-Herbsttagung Mikroelektronik-Mikrosysteme, Nov. 1996.
- [4] Lang, Walter:
Konzept und Realisierung eines dynamisch rekonfigurierbaren Steuerungssystems.
Universität-GH Siegen, Dissertation, 1997.

Autoren

Dr.-Ing. Walter Lang
Dr.-Ing. Klaus Quibeldey-Cirkel
Prof. Dr.-Ing. habil. Hans Wojtkowiak
Universität-GH Siegen,
Fachbereich Elektrotechnik und Informatik
Fachgruppe Technische Informatik
Hölderlinstr. 3, D-57068 Siegen
FAX: +49 271 740 3344
<http://www.ti.et-inf.uni-siegen.de>